

# MODÉLISATION ET SYNTHÈSE D'ARCHITECTURES POUR LE TRAITEMENT DU SIGNAL

## MODELLING AND SYNTHESIS OF SIGNAL PROCESSING ARCHITECTURE



**Responsable Scientifique**  
**Scientific leader :**  
Michel AUGUIN, Dr.  
☎ : 33 (0)4 92 94 27 77  
e-mail : auguin@unice.fr  
http : [www.i3s.unice.fr/mosarts](http://www.i3s.unice.fr/mosarts)

### MOTS CLÉS

Conception mixte logicielle/matérielle (codesign), partitionnement, synthèse des communications, synthèse système, estimation, basse consommation.

### KEYWORDS

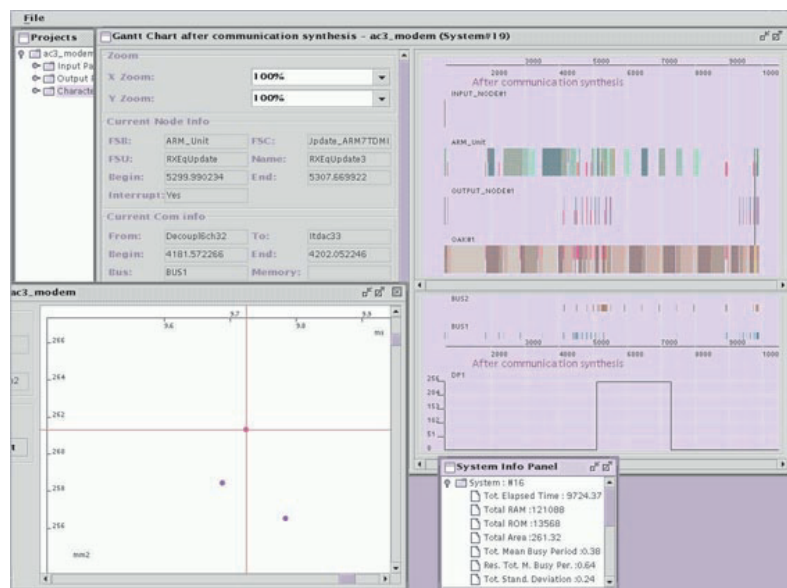
*Hardware Software codesign, partitioning, communication synthesis, system level synthesis, estimation, low power*

### DOMAINES DE RECHERCHE, OBJECTIFS ET APPLICATIONS

La demande en matière de services de télécommunication toujours plus large accroît rapidement la complexité des fonctionnalités (norme UMTS de téléphonie mobile, set-top-box,...) et des algorithmes intégrés dans les équipements de télécommunication. De même, l'innovation de la technologie reste et restera forte pendant plusieurs années et permet d'intégrer, dès aujourd'hui, un système complet sur un composant électronique. Mais les méthodes et outils d'aide à la conception ont actuellement des insuffisances notables qui limitent leur applicabilité et leur efficacité à des sous-parties d'un système ou à des étapes particulières du flot global de conception. Cette fragmentation du flot entraîne des risques accrus d'erreurs et de remises en cause des choix effectués, avec pour effet un accroissement des coûts de conception et du time-to-market. L'objectif du projet est de réduire

### RESEARCH TOPICS AND APPLICATIONS

*The increasing demand for telecommunication and wireless services induces a rapid increase of complexity of functionalities and their associated algorithms embedded in system equipments (e.g. UMTS, set top box). Advances in VLSI integration continue to evolve at an accelerated pace allowing a complete system to be integrated on a chip (SOC). Unfortunately, current design methods and tools are inadequate for exploiting the full potential capabilities of SOC. Design methods are limited to a subset of the whole system or a particular step in the complete design process. This fragmentation is very error prone and leads to feedback loops in the design process which increase the design cost*



Environnement de conception de systèmes embarqués  
Design framework of embedded systems

ALM

# MODÉLISATION ET SYNTHÈSE D'ARCHITECTURES POUR LE TRAITEMENT DU SIGNAL

## MODELLING AND SYNTHESIS OF SIGNAL PROCESSING ARCHITECTURE

significativement le «fossé de conception» entre les outils et les besoins qui peut être un facteur pénalisant vis à vis de l'innovation en matière de services de télécommunication.

Les architectures des systèmes de télécommunication sont généralement parallèles et hétérogènes (RISC, DSP, ASIC, composants virtuels...) et doivent correspondre à des compromis de performances et de coûts de plus en plus précis (surface de silicium, consommation). Dans notre approche nous nous intéressons plus particulièrement à :

**E**tude de la modélisation d'applications de télécommunication : qui contiennent des parties de traitement du signal et du contrôle réactif et interactif. Les modèles considérés doivent posséder des propriétés de déterminisme pour supporter des méthodes sans couture de conception système (partitionnement logiciel/matériel, ordonnancement, estimation, optimisation).

**E**tude de méthodes de conception système : dans le but de dériver des architectures optimisées, définies précisément, qui respectent les contraintes temporelles de l'application cible et minimisent à la fois la surface totale de silicium et la consommation d'énergie. (grafcet, syncCharts, langages métier).

and the time to market. The aim of the project is to reduce significantly this «design gap» between the design method capabilities and the system design requirements.

This design gap may induce a limitation on the integration of services in future embedded wireless and telecommunication systems.

Embedded system architectures for telecommunication and wireless applications are generally parallel and heterogeneous (RISC, DSP, ASIC, IPs...) and must target optimized performance/cost tradeoffs (silicon area, energy consumption). In our approach we mainly investigate two problems :

**M**odelisation of telecommunication applications: embedding signal processing functions and reactive/interactive controls: the model of computations must be determinist to support seamless system design methods (hardware/software partitioning, scheduling, estimation, optimization).

**S**ystem level design methods: the aim is to provide accurate optimized architectures (minimizing area and energy consumption) which meet the time constraints of the target application.

ALM

## COLLABORATIONS

### Nationales :

- GdR CAO, ISIS, ARP.
- Projet RNTL : EPICURE avec comme partenaires : Thalès (Thomson CSF Communication), Esterel Technologies, INRIA Sophia Antipolis, LESTER., CEA Saclay
- INRIA Sophia Antipolis, LESTER (UBS), ENSSAT (Univ. Rennes 1), CEA Saclay,

### Industrielles :

- Philips Semiconductors, Thomson CSF Communications, Esterel Technology